

고전력밀도/고효율 달성을 위한 수소연료전지 차량용 고승압 DC-DC 컨버터 토폴로지 비교 및 분석

이상민*, 김현수*, 황윤성*, 강승현*, 권만재*, 이주승**, 이병국†

성균관대학교 전자전기컴퓨터공학과*

현대자동차 FC시스템설계2팀**

Comparison and Analysis of High Voltage Gain DC-DC Converter Topologies for High Power Density / High Efficiency in Fuel Cell Electric Vehicle

Sang Min Lee, Hyeon Soo Kim, Yun Seong Hwang, Sung Hyun Kang, Man Jae Kwon, and Byoung Kuk Lee†

Department of Electrical and Computer Engineering, Sungkyunkwan University*

Fuel Cell System Engineering Design Team 2, R&D Division, Hyundai Motor Company**

ABSTRACT

본 논문에서는 수소연료전지 차량 (Fuel Cell Electric Vehicle, FCEV) 내 DC-DC 컨버터의 고전력밀도 및 고효율 달성을 위한 고승압 토폴로지 비교 및 분석을 진행한다. 연료전지 스택의 부피 저감을 위해 스택 수 감소 시 전압 범위가 감소함에 따라 FCEV 내 고승압 DC-DC 컨버터 설계가 요구된다. 하지만 고승압 토폴로지 조건 별 소자 개수 및 동작 특성이 상이하므로 최적의 토폴로지 설계를 위해서는 효율 및 부피 분석이 필요하다. 따라서 본 논문에서는 고승압 컨버터 토폴로지 별 비교 분석을 통해 고전력밀도 및 고효율 동작에 유리한 토폴로지를 선정한다.

1. 서론

수소연료전지 차량 (Fuel Cell Electric Vehicle, FCEV)의 주 동력원인 연료전지의 경우 모터 구동을 위한 DC-link 전압을 만족하기 위해 많은 수의 연료전지 스택이 필요하며, 이에 따라 연료전지의 부피가 증가하게 된다. 하지만 연료전지는 FCEV 내 가장 많은 부피를 차지하고 있기 때문에 한정된 차량 내부 공간을 고려할 경우 연료전지의 스택 수 저감을 통한 시스템 부피 감소가 요구된다. 하지만 연료전지 스택 수 저감에 따라 연료전지의 전압 범위가 감소하기 때문에 높은 DC-link 전압 만족을 위해서는 고승압비 구현이 가능한 DC-DC 컨버터 적용이 필수적이다.

기존에 주로 적용되는 승압형 DC-DC 컨버터인 Boost 컨버터의 경우 기생 성분 및 동작 듀티 제한 등에 따라 고승압 구현의 어려움이 존재한다. 따라서 추가 소자 적용을 통해 Boost 컨버터 대비 고승압비 구현이 가능한 토폴로지 설계가 요구된다. 추가 소자 개수를 고려하여 FCEV 내 적용이 가능한 고승압 DC-DC 컨버터의 경우 그림 1과 같이 Floating Interleaved Boost 컨버터 (FIBC), Cascaded Boost 컨버터 (CBC), 그리고 Quadratic Boost 컨버터 (QBC)로 분류할 수 있다. 하지만 상기 토폴로지들은 높은 승압비 구현을 위한 스위치의 듀티비 및 컨버터 동작 특성이 상이하므로 최적의 고승압 토폴로지 설계를 위해 각 컨버터 조건 별 효율 및 부피 분석이 필요하다.

따라서 본 논문에서는 고승압 구현이 가능한 대표적인 DC-DC 컨버터들의 손실/효율 및 부피 비교 분석을 통해

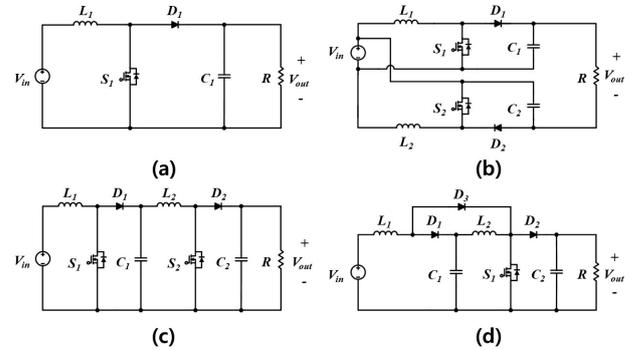


그림 1 고승압 DC-DC 컨버터 분류

(a) Conventional Boost 컨버터 (b) Floating interleaved boost 컨버터
(c) Cascaded boost 컨버터 (d) Quadratic boost 컨버터

Fig. 1 Classification of high voltage gain DC-DC converter.

(a) Conventional Boost converter (b) Floating interleaved boost converter
(c) Cascaded boost converter (d) Quadratic boost converter

표 1 고승압 DC-DC 컨버터 시스템 설계 사양

Table 1 Design specifications of high voltage gain DC-DC converter system.

Parameters	Value [Unit]
Maximum input power ($P_{in,max}$)	55 [kW]
Input voltage (V_{in})	95 - 150 [V]
Maximum input current (A_{in})	550 [A] (@100V _{in})
Output voltage (V_{out})	350 - 650 [V]
Input current ripple (ΔI_{in})	<5 [A _{pp}]
Output voltage ripple (ΔV_{out})	<20 [V]
Switching frequency (f_{sw})	100 - 300 [kHz]

FCEV의 고전력밀도 및 고효율 동작에 유리한 토폴로지를 선정한다. 컨버터 설계 사양을 기반으로 수동 소자 설계를 진행하며, 스위칭 주파수에 따른 부피 및 손실 분석을 통해 FCEV에 적용이 유리한 최적의 토폴로지를 제시한다.

2. 고승압 DC-DC 컨버터 시스템 설계

2.1 인터리브드 구조 기반 컨버터 시스템 설계

표 1은 본 논문에서 다루는 고승압 DC-DC 컨버터의 설계 사양이다. 최대 입력 전력 조건인 55 [kW]에서 FIBC와 달리 CBC와 QBC의 경우 단상으로 시스템을 설계할 경우 높은 입력 전류로 인해 과도한 손실이 발생하게 되며, 수동 소자의 부

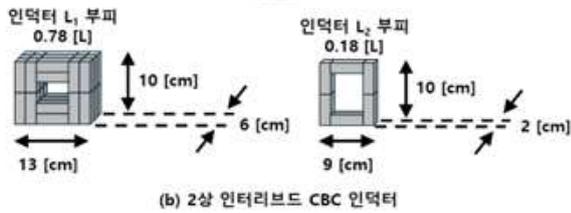
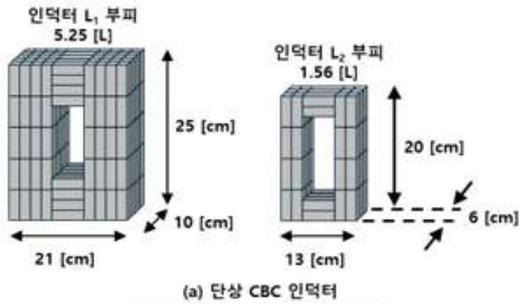


그림 2 $f_{sw} = 150$ [kHz] 조건 단상 CBC 및 2상 인터리브드 CBC 간 인덕터 부피 비교
Fig. 2 Inductor volume comparison between single-phase and 2-phase interleaved CBC at $f_{sw} = 150$ [kHz].

표 2 고승압 DC-DC 컨버터 시스템 설계 파라미터
Table 2 Design parameters of high voltage gain DC-DC converter system.

f_{sw} [kHz]		100	150	200	250	300
Inductance [μ H]	FIBC	93.09	62.06	46.54	37.24	31.03
	2-ph. CBC	44.73	29.82	22.36	17.89	14.91
	2-ph. QBC	44.73	29.82	22.36	17.89	14.91
	FIBC	15.95	10.63	7.97	6.38	5.32
Capacitance [μ F]	2-ph. CBC	3.83	2.55	1.92	1.53	1.28
	2-ph. QBC	3.83	2.55	1.92	1.53	1.28
	2-ph. QBC	3.83	2.55	1.92	1.53	1.28

피가 증가하게 되므로 전력밀도 및 효율 측면에서 CBC와 QBC의 단상 적용이 어렵다. 이를 고려하여 제시한 사양에 적합한 컨버터 시스템 설계 및 컨버터 별 비교 분석을 진행하기 위해 CBC와 QBC의 인터리브드 구조를 적용하였다. 인터리브드 상 수가 증가할수록 각 상의 도통 전류 감소로 인해 전력 반도체 소자 손실 저감이 가능하며, 그림 2와 같이 전류 분배 및 인덕턴스 감소에 따른 인덕터의 부피 감소가 가능하다.^[1] 하지만 상 수가 과도하게 증가할 경우 요구되는 소자 수 뿐만 아니라 시스템 전체 부피도 증가할 우려가 존재한다. 따라서 본 논문에서는 상 수에 따른 손실과 시스템 부피를 고려하여 손실 및 인덕턴스 감소율이 가장 큰 2상 인터리브드 구조를 선정하며, FIBC 및 2상 CBC/QBC를 설계하여 시스템 비교 분석을 진행하였다.

2.2 수동 소자 설계

본 논문에서 설계하는 DC-DC 컨버터 시스템은 대전력에서 동작하기 때문에 실제 수동 소자 설계 시 설계 사양을 만족하는 상용 소자 선정에 어려움이 존재한다. 특히 인덕터는 권선 수 및 최대자속밀도 (B_{max})를 고려 시 적합한 상용 코어 선정의 한계가 있다. 따라서 인덕터의 경우 다양한 조합을 통해 코어 부피 및 형상 변화가 용이한 창성社 High flux 재질의 블록 코어를 선정하였다. 스위칭 주파수를 50 [kHz] 단위로 가변하여 설계한 컨버터 수동 소자 파라미터 결과는 표 2와 같다.

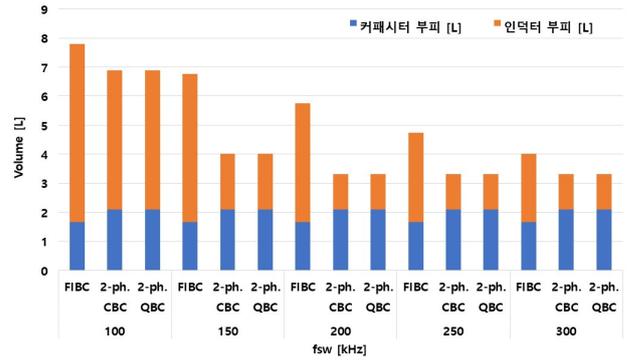


그림 3 스위칭 주파수에 따른 컨버터 수동 소자 총 부피

Fig. 3 Total passive element volume of converter according to switching frequency.

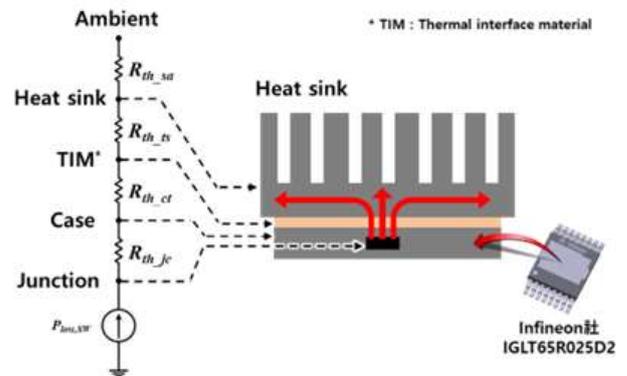


그림 4 전력 반도체의 상단 방열에 따른 열저항 등가 회로

Fig. 4 Thermal resistance equivalent circuit for top-side cooling of power semiconductor.

이때 2상 CBC/QBC의 경우 입력 전류 및 출력 전압 리플 조건에 대한 수동 소자 도출 수식이 동일하기 때문에 두 컨버터의 인덕턴스와 커패시턴스 값이 동일하다.

설계 사양 내 인덕터의 포화 방지를 위해 B_{max} 는 약 0.6 [T]로 맞추었으며, 투자율은 권선 수 설계 과정에서 최초 설계값 대비 30% 이상 감소하지 않도록 하였다. 도선의 경우 높은 스위칭 주파수 동작 시 표피 효과 (Skin effect)에 의한 동손 최소화 및 대용량 인덕터 설계를 고려하여 평각선을 이용하였다. 커패시터의 경우 최대 16 [μ F] 수준의 커패시턴스가 요구되나 커패시턴스 대비 높은 전류가 도통된다. 따라서 커패시터 전류 정격을 고려하여 KEMET社 C44UUG6780M53K를 선정 후 병렬 연결을 통해 컨버터 설계를 진행하였다. 이를 기반으로 스위칭 주파수에 따른 수동 소자의 총 부피는 그림 3과 같으며, 이에 대한 분석은 3장에서 설명한다.

3. 손실 및 부피 분석에 따른 최적 컨버터 선정

3.1 소자 별 손실 분석

전력 반도체 소자의 경우 표 1의 컨버터 시스템 설계 사양에 따라 최대 300 [kHz] 수준의 높은 스위칭 주파수 대역에서 동작하므로, 기존 컨버터 시스템에서 주로 적용되는 Si 기반 소자 대신 고주파 대역의 동작 특성이 우수한 WBG 기반 소자 선정을 고려하는 것이 필요하다. 따라서 본 논문에서는 Infineon社 IGLT65R025D2 (12병렬)를 선정하였으며, 다이오드의 경우 스위치와 동일한 소자를 적용해 동기 정류 방식을 이

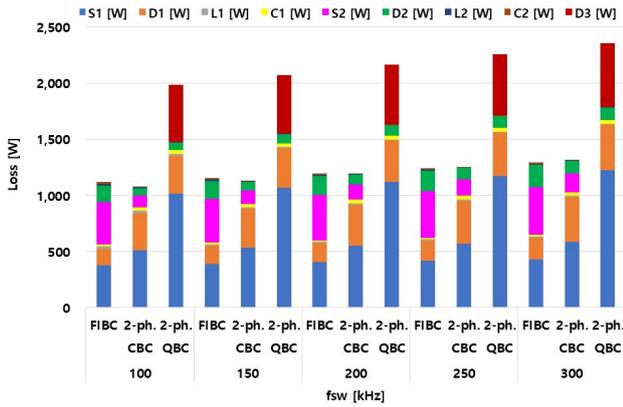


그림 5 스위칭 주파수에 따른 컨버터 손실 분석 결과
Fig. 5 Results of power loss by converter according to switching frequency.

용하였다. 전력 반도체 소자 손실에 따른 소자 접합 온도를 도출하기 위해 선정된 소자의 SMD 타입을 고려하여 그림 4와 같이 상단 방열 방식을 적용하였다.

인덕터 및 커패시터 손실의 경우 스위치 손실에 비해 스위칭 주파수 변화에 따른 영향과 손실 비중이 크지 않으므로 본문에서 언급하지 않으며, 스위치 손실의 경우 도통 손실 (P_{loss})과 스위칭 손실 (P_{sw})을 고려하였다. 손실 분석은 컨버터의 최대 입력 전력 55 [kW] 및 최대 승압비를 만족하는 95 [V], 650 [V]의 입·출력 전압 조건에서 진행하며 스위치 손실은 식 (1)-(2)를 통해 도출할 수 있다.

$$P_{loss} = I_{rms}^2 \times R_{DS(on)} \quad (1)$$

$$P_{sw} = \frac{V_o \times I_{on} \times t_{on} \times f_{sw}}{2} + \frac{V_o \times I_{off} \times t_{off} \times f_{sw}}{2} \quad (2)$$

그림 5는 스위칭 주파수 가변에 따른 컨버터 별 손실을 분석한 결과이다. 2상 CBC/QBC의 각 상의 소자 명은 그림 1과 같이 단상 CBC/QBC와 동일하게 취급 후 소자 별 손실값을 합하였다. 2상 CBC는 입력 전류가 각 상에 동일하게 분배되어 인덕터로 도통되지만, FIBC의 경우 각 상의 인덕터 전류 합이 입력 전류와 출력 전류의 합과 같으므로 S_1 과 S_2 의 도통 손실 크기가 2상 CBC 내 모든 S_j 의 손실 합보다 높다. 하지만 2상 CBC 내 모든 S_j 과 S_2 의 손실을 합할 경우 서로 유사한 손실 경향을 보인다. 반면 2상 QBC의 경우 각 상의 인덕터가 같은 스위치를 통해 에너지를 저장하기 때문에 S_1 손실이 가장 크게 발생한다. 또한 D_3 의 경우 스위치 on 구간에서 높은 입력 전류가 도통되어 손실에 큰 비중을 차지한다.

3.2 컨버터 시스템 부피 및 효율 비교 분석

그림 6은 스위칭 주파수에 따른 컨버터 시스템 별 부피 및 효율을 분석한 결과이다. CBC와 QBC의 경우 스위칭 주파수 증가에 따라 컨버터 부피를 최대 52% 저감 가능성을 확인하였다. 하지만 200 [kHz] 이상의 스위칭 주파수 조건에서 인덕터 부피를 저감할 경우 B_{max} 및 투자율이 인덕터 설계 조건을 만족하지 못해 부피 저감의 제한이 발생한다. 효율의 경우 앞선 손실 분석 결과와 같이 스위칭 주파수가 증가함에 따라 감소하는 경향을 보이나, 200 [kHz]를 기준으로 감소율이 증가하였다. 컨버터 시스템 부피와 효율 분석을 종합한 결과, 모든 컨버터

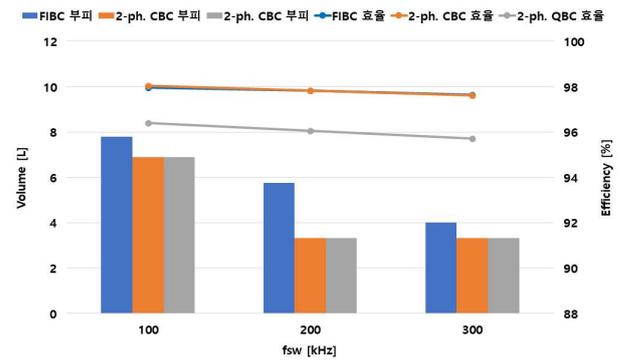


그림 6 스위칭 주파수에 따른 컨버터 수동 소자 부피 및 효율 변화
Fig. 6. Changes in volume and efficiency of converter passive element with switching frequency.

표 3 $f_{sw} = 200$ [kHz] 조건 컨버터 별 분석 결과

Table 3 Results of analysis by converter at $f_{sw} = 200$ [kHz].

Parameter [Unit]	FIBC	2-ph. CBC	2-ph. QBC
System volume [L]	5.78	3.34	3.34
Efficiency [%]	97.82	97.84	96.07
Temp. per switch [°C]	130.69	97.07	171.84
Num. of elements	54	105	105

에서 스위칭 주파수를 200 [kHz]로 설정할 경우 시스템 부피 및 효율 측면에서 최적의 설계가 가능함을 확인하였다.

이에 따라 스위칭 주파수가 200 [kHz]인 조건에서 각 컨버터의 성능을 비교한 결과는 표 3과 같다. 효율의 경우 FIBC와 2상 CBC가 유사하며, 컨버터 시스템 총 부피는 2상 CBC/QBC, FIBC 순으로 증가한다. 스위치 접합 온도의 경우 그림 4의 열저항 등가 회로를 기반으로 도출하였으며 스위치 손실에 의해 2상 QBC의 온도가 가장 높다. 분석 결과를 기반으로 시스템 부피 및 효율/스위치 접합 온도 측면에서 2상 CBC가 유리한 것을 확인하였으며, 요구되는 시스템 소자 수 측면에서는 FIBC의 적용이 유리함을 확인할 수 있었다.

4. 결론

본 논문에서는 FCEV의 고전력밀도 및 고효율 동작을 위한 최적의 고승압 DC-DC 컨버터 토폴로지 선정을 진행하였다. 설계 사양에 따라 컨버터를 설계하고 수동 소자 부피를 도출하였으며, 수식을 기반으로 스위칭 주파수에 따른 손실 및 효율을 계산하였다. 이를 통해 컨버터 시스템 부피 및 효율을 비교하여 최적의 설계를 위한 스위칭 주파수를 선정하였다. 해당 스위칭 주파수 조건에서의 컨버터 분석 결과를 통해 FCEV에 적합한 컨버터 토폴로지를 다양한 측면에서 제시하였다.

이 논문은 현대자동차그룹의 지원을 받아 수행된 연구임 (전력밀도 향상을 위한 GaN Transistor 적용 수소 연료전지용 DC-DC 컨버터 개발)

참고 문헌

- [1] G. Y. Choe, J. S. Kim, H. S. Kim, and B. K. Lee, "An Optimal Design Methodology of an Interleaved Boost Converter for Fuel Cell Applications.", *Journal of Electrical Engineering and Technology*, Vol. 5, No. 2, pp. 319-328, 2010, June.