

토텐폴 PFC 단상 컨버터의 입력전류 왜곡 보상알고리즘 및 필터설계 제안

김석은, 안혜은, 콧진영, 이정인, 김태웅
경상국립대학교

Proposed Input Current Distortion Compensation Algorithm and Filter Design of Totem Pole PFC Single Phase Converter

Seok-Eun Kim, Hye-Eun An, Jin-Yeong Kwak, Jung-In Lee, Tae-Woong Kim
Gyeongsan National University

ABSTRACT

전력밀도 향상 및 전력효율 개선을 위해 주목받고 있는 토텐폴 PFC 컨버터는 전기자동차 충전기, 서버 전원공급장치 등 다양한 응용분야에서 활용되고 있으며, 토텐폴 PFC 컨버터는 입력전류 제로크로스구간에서 입력전류 왜곡현상이 발생하여 효율저하와 고조파 문제를 초래한다. 본 논문에서는 입력전류의 왜곡현상 원인분석과 함께 이를 개선할 수 있는 보상 제어 알고리즘을 제안하고, LCL 입력필터와 입력전류 리플을 줄이기 위한 필터설계과정을 고찰한다. 본 논문에서는 입력전류 왜곡을 최소화 하기 위한 보상 제어알고리즘과 기존 L형 입력필터 대신에 LCL형 입력필터로 적용하였을 때의 시뮬레이션 해석에 의한 입력전류 비교분석을 통해 타당성을 검증한다.

1. 서론

토텐폴 PFC 컨버터(totem pole power factor correction converter)는 2개의 고속 파워 스위칭소자, 2개의 저속 파워 스위칭소자 혹은 파워 다이오드로 구성된 Bridgeless PFC 컨버터 구조로 고효율 및 역률개선에 효과적이며 좋은 EMI 특성으로 최근 많은 분야에서 연구되고 있지만, 입력전류의 제로크로스 지점에서 인버터의 데드타임과 같은 전류왜곡이 발생한다.^[1] 이러한 문제점은 고조파성분 증가 및 효율 저하 등 계통을 포함한 전체 시스템에 악영향을 끼치므로 입력전류왜곡 저감이 가능한 제어기법 혹은 보상알고리즘이 요구된다.

본 논문에서는 상기 문제점을 개선하기 위해 토텐폴 PFC 단상 컨버터의 전류왜곡 보상알고리즘을 제안하고, 입력전류의 스위칭주파수 리플저감 및 입력필터의 용량사이클을 줄이기 위한 LCL 입력필터설계과정을 고찰하고, 시뮬레이션 해석에 의해 보상알고리즘 및 LCL 입력필터 도입에 대한 타당성을 검증한다.

2. 토텐폴 PFC 단상 컨버터

2.1 입력전류 왜곡의 원인분석

토텐폴 PFC 컨버터는 입력전류 극성이 바뀔 때 다이오드 단의 기생 커패시턴스의 충방전에 의한 전류 스파이크, 전류의 급격한 변화에 대한 저항성을 가진 인덕터의 특성, 파워 MOSFET의 바디 다이오드에 의한 느린 역회복 특성, 스위칭 시퀀스 등의 복잡한 이유로 인해서 입력전류 왜곡이 발생한다. 단상 컨버터에의 왜곡 입력전류는 $h=2n+1$ ($n=1, 2, 3, \dots$) 고조파성분을 지니고 있어 데드타임에 의한 영향과 비슷한 성질을 가지고 있다.

2.2 입력전류왜곡 보상기법

그림 1의 (a)에 보여준 토텐폴 PFC 단상 컨버터는 일반적인

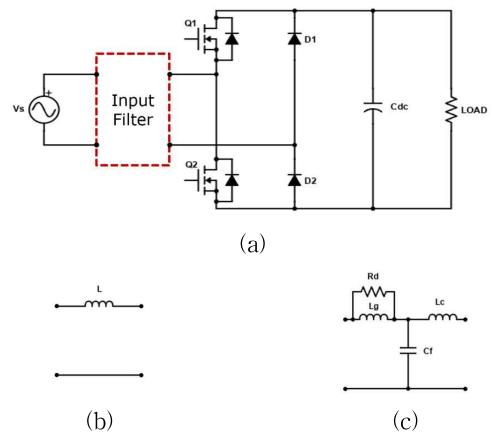


Fig.1 토텐폴 PFC 단상 컨버터 구성회로; (a) 토텐폴 단상 컨버터, (b) L 입력필터, (c) 댐핑저항 포함된 LCL 입력필터

로 입력전류의 제로크로스구간에서 입력전류왜곡이 발생하는 문제점이 있으며, 상기 2.1절에서 원인을 제시하였고 이를 저감시킬 수 있는 전류왜곡 보상알고리즘을 제안한다. 입력전류왜곡 보상은 입력전압 및 출력전압, 스위칭주파수, 그리고 인덕터성분을 포함한 수식으로 식 (1)과 같이 표현되며 데드타임보상 기법(오프셋 보상전압)과 유사하게 전류극성에 따라 계산된 오프셋 전류 즉 보상전류를 지령컨버터전류 I_c^* 에 보상한다.

출력전압제어 및 PFC 전류제어구성은 이중루프 PI 전압제어기 및 PI 전류제어기로 구성되며 전류왜곡 보상알고리즘은 피드포워드제어기 형태로 식 (1)에 의해 오프셋 보상전류를 계산할 수 있다. 여기서 전력계통의 전압위상 혹은 전류위상 정보를 기반으로 $\text{sign}(I_c)$ 혹은 $\text{sign}(V_g)$ 에 의해 극성을 판단한다.

$$I_{cmp} = \alpha \times \frac{V_g - V_{dc}}{L} \times \frac{1}{f_{sw}} \times \text{sign}(I_c) \quad (1)$$

where, L 은 입력인덕턴스, f_{sw} 는 스위칭주파수, V_g 는 계통 입력전압, α 는 보상계수 (0.5 ~ 1)

2.3 입력필터 설계

그림 1의 (b)는 토텐폴 PFC 단상 컨버터의 입력필터인 L 필터, (c)는 댐핑저항이 포함된 LCL 필터를 보여준다.

L 입력필터는 특성상 고조파 감쇄 능력에 한계가 있고, 용량사이클이 크다는 단점이 있다. LCL 입력필터는 L 입력필터에 비하여 L과 C에 역할을 융합하여 더 작은 용량사이클로 감쇄 능력이 향상되는 특징을 지니고 있다. 그러나 LCL 입력필터는

L 및 C 공진에 의해 시스템 안정성이 저하될 수 있기 때문에 공진 억제를 위한 추가적인 댐핑 설계가 요구된다.

토탈 PFC 단상 컨버터의 입력단에 설치된 댐핑저항 포함 LCL 입력필터의 전달함수는 식 (2)로 표현된다. LCL 입력필터는 계통측 인덕터 L_g , 커패시터 C_f , 컨버터측 인덕터 L_c 와 계통측 인덕터에 병렬로 연결된 댐핑저항 R_d 로 구성된다. 댐핑저항은 일반적으로 인덕터에 병렬로 혹은 커패시터에 직렬로 연결하여 인덕터와 커패시터에 의한 공진현상을 억제하기 위해 추가한다.

본 논문에서는 입력전류 리플 ΔI , 인덕터 전압강하 ΔV_L , 무효전력 흡수량 x 을 고려하여 LCL 및 댐핑저항을 식 (3)~(7)에 의해 구할 수 있다. 그리고 입력측 인덕터와 컨버터측 인덕터는 전체 인덕터 L 을 양분하여 배치한다.^[2] 댐핑저항 R_d 는 감쇄비 ζ 에 따라 결정하며 일반적으로 0.7로 잡으며 감쇄비에 따른 공진현상을 보드선도에 의해 확인가능하다.

$$T(s) = \frac{I(s)}{V(s)} = \frac{1}{sL_g} \times \frac{s^2 + 2s\zeta\omega_a^2 + \omega_a^2}{s^2 + 2s\zeta\omega_r^2 + \omega_r^2} \quad (2)$$

$$\text{여기서, } \omega_r = \sqrt{\frac{L_g + L_c}{L_g L_c C_f}}, \quad \omega_a = \frac{1}{\sqrt{L_c C_f}}$$

$$L_c = \frac{V_{dc}}{4 \times f_{su} \times \Delta I} \quad (3)$$

$$C_f = \frac{x \times P_{rated}}{V_s^2 \times 2\pi f_g} \quad (4)$$

$$L = \frac{\Delta V_L \times V_s^2}{2\pi f_g \times P_{rated}} \quad (5)$$

$$L = L_g + L_c \quad (6)$$

$$R_d = \frac{\sqrt{L_g L_c C_f}}{2C_f \zeta \sqrt{L_g + L_c}} \quad (7)$$

3. 시뮬레이션 해석

3.1 시스템 구성

전류왜곡 보상알고리즘 및 이중루프 전압/전류 PI 제어를 기반으로 토탈 PFC 단상 컨버터에 대한 PSIM 시뮬레이션 해석을 실시하고, 시스템 사양은 표 1에 보여준다. 계통측 전류의 총 고조파비(THD)는 5% 이내로 설정하였고, 본 논문에서 입력전류의 THD는 고조파 차수에 대한 비중을 고려하여 식 (8)로 규정하여 표현한다.

$$THD = \frac{100}{I_1} \times \sqrt{\sum_h \left[\frac{I_h}{I_1} \right]^2} \quad [\%] \quad (8)$$

여기서 h : 3차 이상 고조파 입력전류, I_1 : 기본파 입력전류

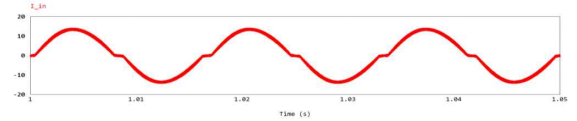
3.2 시뮬레이션 결과 및 분석

입력필터 L형 혹은 LCL형을 기반으로 한 토탈 PFC 단상 컨버터에 대한 입력전류 파형을 그림 2에 보여준다.

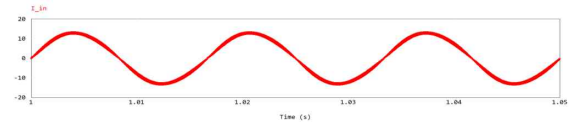
그림 2의 (a)는 전류왜곡 보상기법이 적용되지 않았을 경우로 입력전류 왜곡현상에 의해 저차 고조파성분이 크게 존재한다. 이에 대한 FFT 분석결과는 표 2에 제시하였고, 11차 고조파성분까지 고려한 THD는 7.76%이다. 본 논문에서 제안한 보상알고리즘 적용하였을 경우에는 입력전류 파형은 그림 2의 (b)에 보여주고, 입력전류의 왜곡현상이 크게 저감되어 THD가 1.14%이다. 또한 LCL형 입력필터를 적용하였을 경우에는 유사한 THD이지만 필터의 용량사이즈가 작아졌다.

Table 1. 시스템의 시뮬레이션 사양: 조건 및 입력필터 파라미터

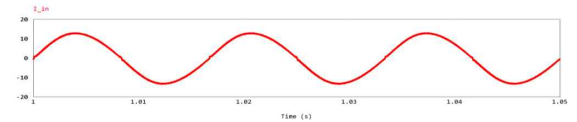
| parameter | vaule | parameter | value |
|--------------------|---------|----------------------|---------|
| 출력전력 | 2kW | 무효전력 흡수량 | ≤5% |
| 입력전압 | 220Vrms | 전류리플 | ≤20% |
| 계통전원주파수 | 60Hz | 계통측 인덕터전압강하 | ≤10% |
| 출력전압 | 400Vdc | THD | ≤5% |
| 부하저항 | 80Ω | 스위칭주파수 | 50kHz |
| L형 입력필터인 경우 | | LCL형 입력필터인 경우 | |
| 인덕턴스 | 1.52mH | 계통측 인덕턴스 | 0.36mH |
| | | 필터 커패시턴스 | 3.3μF |
| | | 컨버터측 인덕턴스 | 0.605mH |
| | | 댐핑저항 | 14Ω |



(a) 보상 전 (L형 입력필터)



(b) 보상 후 (L형 입력필터)



(c) 보상 후 (LCL형 입력필터)

Fig.2 토탈 PFC 단상 컨버터 입력전류 파형

Table 2. L형 입력필터 토탈 PFC 컨버터의 보상 전후 FFT 분석

| 고조파 차수 | 보상 전 | 보상 후 |
|------------|---------------|-----------------|
| 3차 | 4.224% | 1.06981% |
| 5차 | 1.729% | 0.03964% |
| 7차 | 0.938% | 0.01609% |
| 9차 | 0.545% | 0.01069% |
| 11차 | 0.319% | 0.00617% |
| THD | 7.757% | 1.14239% |

4. 결론

고효율 및 높은 전력밀도 구조를 가진 토탈 PFC 단상 컨버터의 문제점인 입력전류왜곡 문제점을 개선하기 위하여 원인 도출 및 전류왜곡 보상알고리즘을 제안하였고, 입력필터의 용량사이즈를 줄이고 우수한 고조파 감쇄능력을 갖춘 댐핑저항이 포함된 LCL 입력필터를 도입하여 시스템을 설계하였다. 시뮬레이션 해석에 의해 제안 전류왜곡 보상알고리즘의 유효성을 검증하였고, 입력필터를 L 형태 및 댐핑저항이 포함된 LCL 형태를 도입하여 필터 용량사이즈 및 고조파 저감에 대한 분석을 실시하여 LCL 필터가 전체적인 측면에서 더 유리함을 고찰하였다. 현재 프로토타입을 제작중에 있으며, 실험을 통해 제안 보상알고리즘의 유효성을 검증할 예정이다.

참고 문헌

- [1] Bosheng Sun, "How to Reduce Current Spikes at AC Zero-Crossing for Totem-Pole PFC," Analog Applications Journal, 2015
- [2] M. S. Reddy, R. Kumar, M. A. Saddriwala, and M. Alam, "Design and Analysis of Bidirectional Totem Pole PFC Rectifier for Battery Charging Applications," IEEE Students Conference on Engineering and Systems, Prayagraj, India, 2024