

LCL필터를 사용하는 3상 Interleaved PWM 기반 계통연계 인버터의 댐핑 회로

이정현, 서용교, 전성준, 노의철
부경대학교

Damping Circuit for 3-Phase Interleaved PWM-Based Grid-Connected Inverter with LCL Filter

Jung-Hyun LEE, Yong-Kyo Seo, Seong-Jeub Jeon, Eui-Cheol Nho
Pukyong National University

ABSTRACT

본 논문에서는 LCL 필터를 사용하는 3상 계통연계 인버터의 수동 댐핑 회로의 제동 저항에서 소모되는 전력을 줄이고자 하였다. 스위칭 소자로는 SiC 소자를 채용해 스위칭 주파수를 높여 필터의 크기를 최소화 하였고 Interleaved PWM 기반으로 병렬운전하는 조건에서 수동 댐핑 회로의 다양한 구성에 따라 제동 저항에서 소모되는 전력 손실을 비교하였다.

1. 서 론

화석 연료의 고갈과 기후변화에 대응하고자 신재생에너지 발전의 비중이 날로 증가해 감에 따라 계통연계형 인버터가 광범위하게 사용되고 있다. 계통연계형 인버터를 사용하는 경우, 전력 변환 과정에서 인버터의 스위칭 동작으로 인해 발생한 고조파는 계통의 품질을 저하시킬 수 있기 때문에 인버터 출력단에 필터를 설치한다. 단일 인버터를 사용한 것에 비해서 LCL 필터를 사용하면 그 크기를 크게 줄일 수 있는 이점이 있으나 공진특성으로 불안정해지기 쉽다[1]. 이러한 공진을 해결하기 위해 제동 저항을 회로에 삽입하여 쉽게 제동을 구현해 안정화 시킬 수 있으나 제동 저항에서 손실이 생기게 되는 문제점이 있다. 제동 저항에 흐르는 스위칭 잡음 전류가 손실을 일으키는 것이 문제가 되는데 인버터를 간접 병렬 운전하여 LCL필터의 제동 저항에 흐르는 스위칭 전류의 기본파 성분을 줄여 소모되는 전력을 저감 시킬 수 있다.[2]

본 논문에서는 수동 댐핑 회로가 포함된 LCL필터를 갖는 계통연계형 인버터 시스템의 Interleaved PWM 기법으로 인버터 출력 전류의 리플을 저감 시키고 제동 저항의 손실을 줄이고자 한다.

2. Interleaved PWM과 제안한 시스템

제안하는 시스템은 그림 1과 같다. 2개의 인버터 병렬접속을 통하여 전력용량을 증강 시키며 고조파는 감소하게 되며 출력 전류 리플이 줄어들게 된다. 두 기의 인버터 PWM에 사용하는 반송파는 180° 위상차가 나는 것을 사용한다.

3상 인버터를 위한 정현파 PWM은 그림 2에서와 같이 정현 변조파(v_{sa} , v_{sb} , v_{sc})와 삼각 반송파(v_{car1} or v_{car2})를 비교하여 만든다. 병렬 운전되는 두 기의 인버터를 위한 PWM에는 실선으로 표시한 반송파(v_{car1})와 점선으로 표시한 반송파(v_{car2})를 사용하여 Interleaved PWM이 되도록 한다.

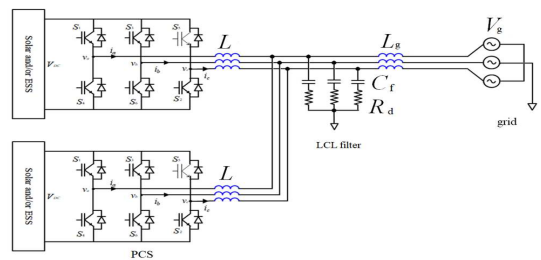


그림 1 3상 interleaved PWM 기반의 계통연계 인버터의 병렬운전 (수동 댐핑 회로 구성이 단순 저항의 경우)

Fig. 1 Parallel operation of a 3-phase interleaved PWM-based grid-connected inverter(With a simple resistor as the damping circuit)

Interleaved PWM을 사용하여 인버터 2대를 병렬운전하면 스위칭 주파수의 홀수배 고조파를 제거할 수 있다. 고차 고조파는 인버터 1기를 사용한 경우보다 줄어든다. 때문에 Interleaved PWM을 사용하여 병렬 운전하는 인버터를 채용하면, 합성된 전류 고조파의 기본파 성분은 제거되어 고조파 특성을 개선할 수 있다.

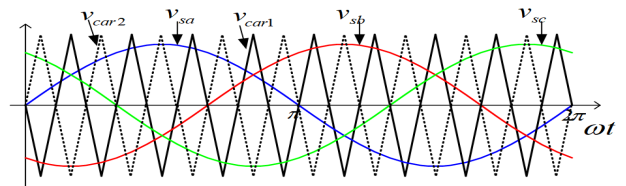


그림 2 3상 정현파 interleaved PWM의 변조파와 삼각 반송파
Fig. 2 Modulation and carrier waveforms of 3-phase sinusoidal interleaved PWM

3. 시뮬레이션 결과

그림 3은 분석하고자 하는 다양한 댐핑 회로를 보이고 있다.

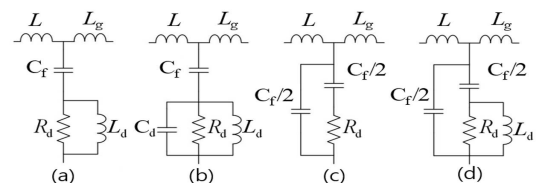


그림 3 다양한 수동 댐핑 회로의 구성
Fig. 3 Various configurations for passive damping

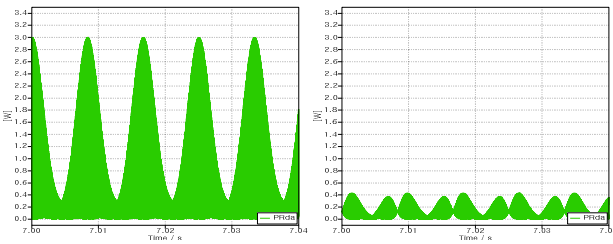
그림 1에 대한 시뮬레이션을 하였으며, 시뮬레이션 파라미터는 표 1과 같다. 그림 4는 수동 댐핑 회로를 단순 저항으로만 구성하였을 경우, 그림 5는 그림 3의 수동 댐핑 회로를 구성한 경우이며 (a)는 인버터 1대일 때, (b)는 Interleaved PWM 기반으로 인버터 2대를 간접 병렬 운전하였을 때 R_d 한 상 분에 소모되는 전력을 나타낸다.

표 1 인버터 시스템의 시뮬레이션 파라미터

Table 1 Simulation parameters of the inverter system

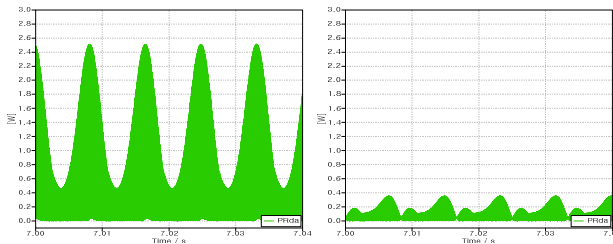
Component	Value	Component	Value
Vdc	800 [V]	L	3 [mH]
Vg	220 [V]	Lg	3.7 [mH]
P	10 [kVA]	Ld	11.25 [mH]
fs	50 [kHz]	Rd	4.24 [Ω]
Cf	1.5 [μ F]	Cd	0.75 [μ F]

그림 4 (a), (b)의 경우 R_d 에서 소모되는 전력은 각각 434mW, 99.5mW로 약 77% 저감되었으며 그림 5의 (a) 경우 각각 391.3mW, 192.8mW, 78.5mW, 69.9mW이고 (b) 경우 각각 57.9mW, 35.9mW, 19.1mW, 10.8mW로 약 85.2%, 81.4%, 75.7%, 84.5%가 저감되는 것을 볼 수 있다.



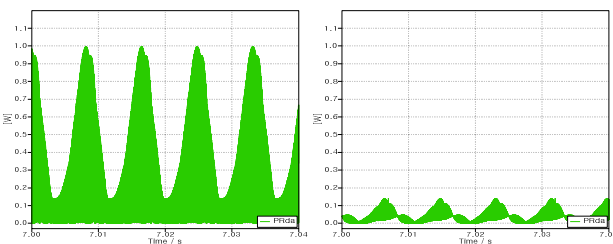
(a) Without interleaved (b) With interleaved

그림 4 그림 1의 수동 댐핑 구성인 경우 R_d 의 전력소모
Fig. 4 Power loss of R_d in the passive damping configuration of Fig. 1



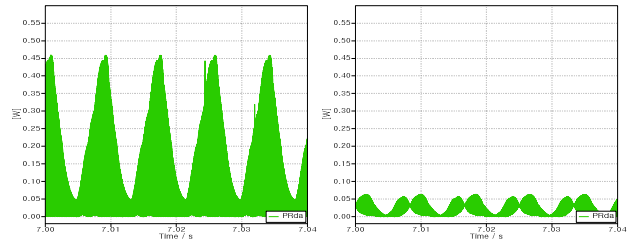
(a) Without interleaved (b) With interleaved

그림 5 그림 3 (a)의 수동 댐핑 구성인 경우 R_d 의 전력소모
Fig. 5 Power loss of R_d in the passive damping configuration of Fig. 3 (a)



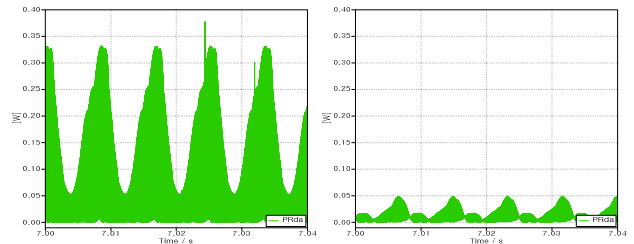
(a) Without interleaved (b) With interleaved

그림 6 그림 3 (b)의 수동 댐핑 구성인 경우 R_d 의 전력소모
Fig. 6 Power loss of R_d in the passive damping configuration of Fig. 3 (b)



(a) Without interleaved (b) With interleaved

그림 7 그림 3 (c)의 수동 댐핑 구성인 경우 R_d 의 전력소모
Fig. 7 Power loss of R_d in the passive damping configuration of Fig. 3 (c)



(a) Without interleaved (b) With interleaved

그림 8 그림 3 (d)의 수동 댐핑 구성인 경우 R_d 의 전력소모
Fig. 8 Power loss of R_d in the passive damping configuration of Fig. 3 (d)

4. 결론

본 논문에서는 Interleaved PWM을 적용한 2대의 인버터를 계통연계 하는 경우 LCL필터의 공진 문제를 해결하기 위한 다양한 하드웨어적 댐핑 회로에 대하여 저항에서 발생하는 전력 손실을 비교 분석하였다. 분석 결과 필터 커패시터 부분은 $C_f/2$ 와 R_d/L_d 을 직렬 연결하여 $C_f/2$ 와 병렬 구성한 경우가 가장 전력 손실이 작아지는 것을 확인하였다.

이 연구는 2024년도 정부(산업통상자원부)의 재원으로 한국 산업기술진흥원의 지원을 받아 수행된 연구임. (P0012451, 2024년 산업전문인력역량강화사업)

참고 문헌

- [1] M. Liserre, F. Blaabjerg, and S. Hansen, "Design and control of an LCL-filter-based three-phase active rectifier", IEEE Transactions on Industry Applications, vol. 41, no. 5, pp. 1281-1291, Sept.-Oct. 2005.
- [2] H.D. Kim, J.-H. Kim, S.-Y. Kim and S.-J. Jeon, "Paralleled LCL Filter Driven by Interleaved PWM Inverter," in Power Electronics Conference, pp. 153-154, 2021.