

# Boost PFC 컨버터의 스위칭 손실 도출 방안 비교 및 분석

공태웅\*, 김현수\*\*, 황운성\*\*, 강승현\*\*, 권만재\*\*, 이병국\*\*  
 뷰카텍\*, 성균관대학교 전자전기컴퓨터공학과\*\*

## Comparison and Analysis of Switch Loss Calculation Method for Boost PFC Converters

Tae Woong Kong\*, Hyeon Soo Kim\*\*, Yun Seong Hwang\*\*, Seung Hyun Kang\*\*, Man Jae Kwon\*\* and Byoung Kuk Lee\*\*

VUCAtech\*, Department of Electrical and Computer Engineering, Sungkyunkwan University\*\*

### ABSTRACT

본 논문에서는 Boost PFC (Power Factor Correction) 컨버터의 스위칭 손실 도출 방안의 비교 및 분석을 진행한다. 스위칭 손실 계산을 위해 스위치 전압/전류의 상승 및 하강 시간 도출 방안 및 스위칭 에너지 활용 방안을 적용하여 스위치 총 손실에 대한 열저항 기반 수식 분석을 통해 스위치의 접합온도 도출이 가능하다. 따라서 본 논문에서는 3.2 [kW] 급 Boost PFC 컨버터 제작 및 온도 포화 실험을 통한 스위치의 접합온도 데이터와 예측 접합온도 간 비교 및 분석을 진행한다.

### 1. 서론

계통 전원이 적용되는 전력변환장치는 고조파 성분 유입 방지를 위해 역률 향상을 통한 국제 고조파 전류 규제 IEC EN61000-3-2를 만족해야 한다. Boost PFC 컨버터는 그림 1과 같이 입력전류 ( $I_s$ )의 연속성으로 인해 정현파 전류 구현과 높은 역률 달성이 용이하여 많은 응용 분야에서 적용된다<sup>[1]</sup>. Boost PFC 컨버터의 손실 중 전력 반도체 스위치의 경우 도통 손실 ( $P_{cond}$ )과 스위칭 손실 ( $P_{sw}$ )로 분류할 수 있다.  $P_{sw}$ 의 경우 그림 2(a)와 같은 스위칭 에너지 ( $E_{on}$ ,  $E_{off}$ ) 활용 방안과 그림 2(b)와 같은 전압 및 전류의 상승/하강 구간 ( $t_{d,on}$ ,  $t_{d,off}$ ) 도출 방안이 존재한다. 스위치의 발열량은 총 손실 ( $P_{sw,tot}$ )에 비례하여 과도한 발열에 의해 스위치의 정격 온도를 초과하는 경우 스위치의 소손이 발생할 수 있기 때문에 시스템 설계 시 스위치의 접합온도 ( $T_j$ )를 고려한 손실 분석이 요구된다.

따라서 본 논문에서는  $P_{sw}$  도출 방안을 비교 분석한다. 이를 위해  $P_{sw,tot}$  기반 열저항을 통한 스위치의 예상  $T_j$ 를 도출한다. 3.2 [kW] 급 하드웨어를 설계하며 온도 포화 실험을 통한 스위치의  $T_j$  데이터 추출 및 예상  $T_j$  간 비교를 통해 각 방안의 경향성 및 유효성을 검증한다.

### 2. 전력용 반도체 스위치의 손실 요소 및 $T_j$ 도출

#### 2.1 스위치 손실 요소 및 $P_{sw}$ 도출 방안

본 절에서는 스위치의  $T_j$ 의 이론적 도출을 위한  $P_{sw,tot}$  분석을 진행하며 이를 위해  $P_{cond}$  및  $P_{sw}$ 를 고려해야 한다.  $P_{cond}$ 의 경우 스위치의 턴 온 구간에서 발생하는 손실로, 턴 온 시 직렬 저항 ( $R_{DS,on}$ )으로 등가가 가능하여 스위치 도통 전류 ( $I_D$ )

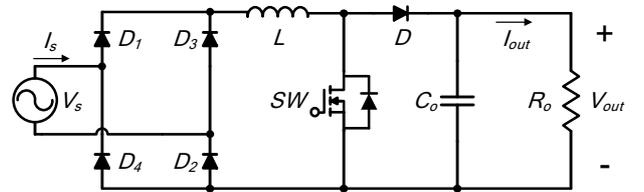


그림 1 Boost PFC 컨버터 회로도  
 Fig. 1. Schematic of Boost PFC Converter.

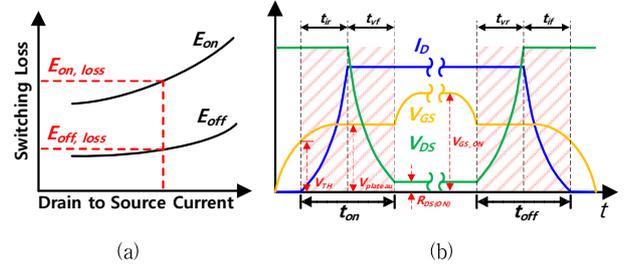


그림 2  $P_{sw}$  도출 방안에 따른 도식화  
 (a) 스위칭 에너지 그래프 (b) 스위칭에 따른 전압 및 전류 파형  
 Fig. 2. Schematic according to  $P_{sw}$  calculation methods.  
 (a) Switching energy graph (b) Voltage and current waveforms

$$P_{cond} = I_{D,rms}^2 \times R_{DS,on} \text{ [W]} \quad (1)$$

$$P_{sw,Eon/off} = E_{on/off} \times f_{sw} \text{ [W]} \quad (2)$$

$$t_{on} = t_{ir} + t_{vf} \text{ [s]}, \quad t_{off} = t_{vr} + t_{if} \text{ [s]} \quad (3)$$

$$P_{sw,Ton/off} = \frac{V_{DS} \times I_D \times t_{on/off} \times f_{sw}}{2} \text{ [W]} \quad (4)$$

의 rms 값 ( $I_{D,rms}$ )의 제곱 성분과 곱으로 표현되어 식 (1)를 통해 계산할 수 있다.  $P_{sw}$ 은 스위치가 턴 온 및 턴 오프 반복 시 발생하는 손실로, 스위칭 주파수 ( $f_{sw}$ )에 비례하기 때문에 이를 고려해야 한다. 첫 번째 방안인  $E_{on}$ ,  $E_{off}$  활용 방안 적용을 통한  $P_{sw}$  ( $P_{sw,Eon/Eoff}$ ) 계산 방안은 하드웨어 적용 소자의 데이터 시트 기반  $E_{on}$ ,  $E_{off}$  곡선 데이터 활용을 통해 식 (2)와 같이 계산할 수 있다.  $E_{on}$  및  $E_{off}$ 의 경우  $I_D$ 와 비례 관계를 나타내며 부하 크기가 증가함에 따라  $I_D$  및  $E_{on}/E_{off}$ 는 그림 2(a)와 같이 증가하는 것을 확인할 수 있다. 두 번째 방안인  $t_{d,on}$  및  $t_{d,off}$  도출을 통한  $P_{sw}$  ( $P_{sw,Ton/off}$ ) 계산 방안의 경우 하드웨어 적용 소

표 1 하드웨어 적용 전력 반도체 스위치 사양

Table 1 Specifications of applied power MOSFET.

Switch	CREE 社. C3M0045065K			
	$V_{DS}$ [V]	$I_D$ [A]	$R_{DS(on)}$ [ $\Omega$ ]	$V_{SD}$ [V]
	650	49	0.045	4.8

표 2 방열 시스템의 구성 요소 및 사양

Table 2 Components and specifications of thermal resistance.

$R_{th,jc}$ [ $^{\circ}\text{C}/\text{W}$ ]	CREE 社. C3M0045065K	
		0.85
$R_{th,cs}$ [ $^{\circ}\text{C}/\text{W}$ ]	Wakefield 社. CD-02-05-127	
	0.95	
$R_{th,sa}$ [ $^{\circ}\text{C}/\text{W}$ ]	Wakefield 社. 016775	
	3.308	

$$R_{th} = R_{th,jc} + R_{th,cs} + R_{th,sa} \text{ [}^{\circ}\text{C/W]} \quad (5)$$

$$T_j = P_{sw,tot} \times R_{th} + T_a \text{ [}^{\circ}\text{C]} \quad (6)$$

자의 데이터시트 내에  $E_{on}$ ,  $E_{off}$  곡선 데이터 미제공 시 적용 가능하다. 그림 2(b)와 같이 스위치의 턴 온 시 밀러플래토 전압 ( $V_{plateau}$ )을 기준으로  $I_D$  및 드레인-소스 전압 ( $V_{DS}$ )은 각각 상승 구간 ( $t_{ir}$ )과 하강 구간 ( $t_{if}$ )으로 구분되며 턴 오프 시  $I_D$  및  $V_{DS}$ 는 각각 하강 구간 ( $t_{if}$ )과 상승 구간 ( $t_{ir}$ )으로 구분할 수 있다.  $t_{d,off}$  및  $t_{d,on}$ 의 경우 식 (3)과 같이  $I_D$  및  $V_{DS}$ 의 상승/하강 구간의 합으로 표현되며 이를 통해 식 (4)와 같이  $P_{sw,Ton/Off}$ 를 계산할 수 있다.

## 2.2 $P_{sw,total}$ 기반 스위치 예상 $T_j$ 도출

본 절에서는 열저항을 통한 스위치의 예상  $T_j$  분석을 진행한다. 이를 위해 스위치의 Junction to Case 열저항 ( $R_{th,jc}$ ), 절연 패드의 열저항 ( $R_{th,cs}$ ) 및 방열판과 주변 온도 간 열저항 ( $R_{th,sa}$ )을 고려해야 한다. 각 열저항의 합 ( $R_{th}$ )은 식 (5)와 같이 표현되며 2.1절에서의  $P_{sw,tot}$ 을 기반으로 스위치의  $T_j$ 는 식 (6)을 통해 도출이 가능하다.  $R_{th}$ 와  $T_j$ 의 비례 관계를 통해 낮은  $R_{th}$  설계 시 스위치의 낮은  $T_j$ 를 예측할 수 있다.

## 3. 하드웨어 설계 및 $P_{sw}$ 도출 방안 비교 분석

### 3.1 3.2 [kW] 급 Boost PFC 하드웨어 설계

본 절에서는 온도 포화 실험 시 실제 스위치의  $T_j$  데이터와 예상  $T_j$  간 비교 및 분석을 위해 3.2 [kW] 급 Boost PFC 컨버터를 설계한다. 최대 부하 동작 시 전압/전류 정격을 고려하여 전력 반도체 스위치는 표 1과 같이 Cree 社의 C3M0045065K를 선정하였다. 또한, 하드웨어 제작 및 전력 반도체 소자 구성 시 열전달을 위한 방열 구조 설계가 요구되며 시스템에 적용된 스위치와 절연 패드 및 방열판의 열저항은 표 2와 같다.

### 3.2 온도 포화 실험을 통한 $P_{sw}$ 도출 방안 비교

3.1.절에서 제작된 Boost PFC 컨버터 하드웨어를 통해 최대 부하의 정상 동작을 그림 4와 같이 검증하였다. 또한, 각  $P_{sw}$  도출 방안 적용 및 표 2를 기반으로 부하에 따른 예상  $T_j$  도출 결과와 온도 포화 실험 결과는 그림 5(a)와 같다. 각  $P_{sw}$  방안 별 실험 결과와의 최대 및 최소 오차는 그림 5(a)와 같이

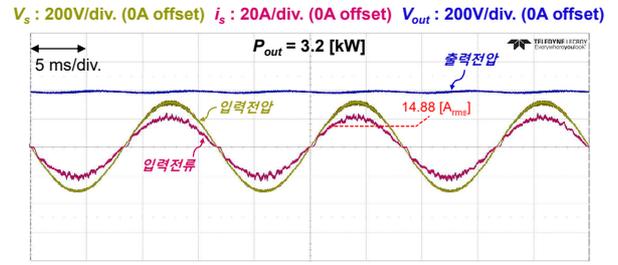


그림 4 3.2 [kW] 최대 부하 동작 실험 결과

Fig. 4. Experimental results of 3.2 [kW] load.

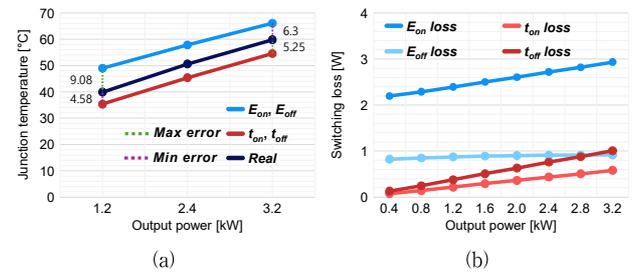


그림 5 Boost PFC 컨버터의 실험 분석

(a) 예상  $T_j$  및 실험을 통한  $T_j$  (b) 방안별 턴 온 및 턴 오프 손실

Fig. 5. Experimental Analysis of the Boost PFC Converter.

(a) Expected and experimental results of  $T_j$

(b) Turn on/off loss according to methods

$t_{d,on/off}$  도출 방안의 경우 약 5.25 [ $^{\circ}\text{C}$ ] / 4.58 [ $^{\circ}\text{C}$ ]이며  $E_{on/off}$  활용 방안의 경우 9.08 [ $^{\circ}\text{C}$ ] / 6.3 [ $^{\circ}\text{C}$ ] 수준이다. 이를 통해  $t_{d,on/off}$  도출 방안이  $E_{on/off}$  방안 대비 실험 결과와 근소하게 유사함을 확인할 수 있다. 하지만  $P_{sw,Ton/Off}$  도출을 위해 기생 커패시턴스 및  $V_{plateau}$  등과 같은 다양한 정보가 요구됨에 따라 계산 과정이 복잡하다는 단점이 있다.  $P_{sw,Eon/Off}$  도출 방안의 경우 데이터시트 내 제공되는  $E_{on}$ ,  $E_{off}$  데이터를 활용하여  $t_{d,on}$ ,  $t_{d,off}$  도출 방안 대비 상대적으로 간편하게 도출할 수 있으며 실험 결과와 유사한 예상  $T_j$ 의 도출이 가능하다. 하지만  $E_{on}$ ,  $E_{off}$ 의 경우 제한된 실험 조건에 의해 결정된 데이터이기 때문에 본 논문에서 적용된 하드웨어 사양과 상이하여 온도 비교 시 오차의 주요인으로 작용할 가능성이 있다. 또한, 각  $P_{sw}$  도출 방안에 따른 턴 온 및 턴 오프 손실 도출 결과는 그림 5(b)와 같으며 턴 오프 시 발생하는 밀러 커패시턴스의 방전에 의해  $t_{d,on}$  대비 상대적으로 긴  $t_{d,off}$ 가 소요됨에 따라  $t_{offLoss}$ 가 더 가파르게 증가하는 것을 확인하였다.

## 4. 결론

본 논문에서는 Boost PFC 컨버터의 각  $P_{sw}$  방안의 비교 및 분석을 진행하였다. 이를 위해 방열 구조를 포함한 3.2 [kW] 급 하드웨어를 제작하였으며 열저항 기반 부하에 따른 예상  $T_j$  도출 결과 및 실험  $T_j$  간 비교를 통해 각  $P_{sw}$  도출 방안의 적용 가능성 및 유효성을 확인하였다.

## 참고 문헌

- [1] 박상민, 김동희, 주동명, 김민중, 이병국 “가전제품용 전력 변환 장치의 PFC 구조에 따른 시스템 효율 분석 및 설계”, 전력전자학회 논문지, pp. 417-418, 2014